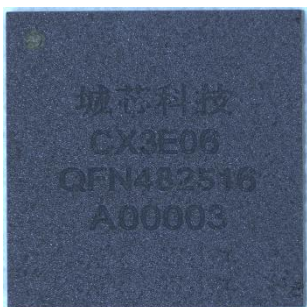




器件



特性

管脚兼容 HMC7043

附加时钟抖动 (Additive Jitter):

<15fs (2457.6MHz 积分范围 12kHz~20MHz)

单一供电电压:

3.3V

低功耗:

单个通道电流 <40mA (3.2GHz)

最多提供 14 路 LVDS/CML/LVPECL 模式输出时钟:

时钟输入频率范围: 10MHz~6GHz

最高输出频率: 3.2GHz

模拟延时可配置范围: 2200 ps

模拟延时精度: 8 ps

数字延时精度: 1/2 输入时钟周期

14 路通道可独立配置延时、分频比和输出模式

同步时钟输出功能:

支持同步时钟连续输出模式

支持同步时钟脉冲输出模式

新增同步时钟透传输出模式

新增同步时钟随路输出功能

输入管脚:

支持差分/单端输入

片内可调阻抗匹配阵列

支持交流和直流耦合

输出管脚:

支持 LVDS/CML/LVPECL 接口格式

CML 模式内部集成 50Ω/100Ω/高阻负载

支持交流和直流耦合

应用

相控阵系统时钟网络

JESD204B/C 接口系统

数据转换器时钟

微波基带板卡时钟

蜂窝基础设施 (多载波 GSM、LTE、W-CDMA)

概述

CX3E06/CX3E06N 是一款面向具有并行或串行接口的高速数据转换器应用的时钟分配器,能够产生最多 14 路分频比可配置的超低相位噪声的同步时钟,支持 LVDS, CML 和 LVPECL 三种输出模式。

CX3E06/CX3E06N 可满足不同应用场景的时钟频率、同步配置、多通道和低噪声的要求,并通过多种时钟管理和分配特性来简化大规模阵列的时钟树设计,提供 14 路低噪声且可配置的时钟输出,可灵活与多种器件连接,包括数据转换器、现场可编程门阵列 (FPGA) 和混频器本振 (LO)。

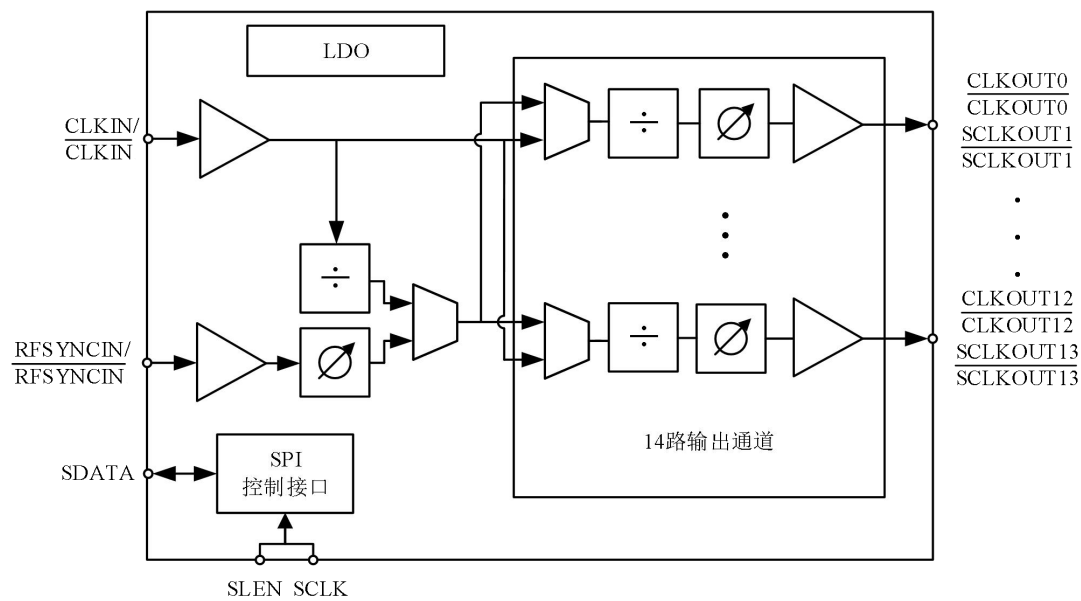
CX3E06/CX3E06N 共有 14 路输出通道,各通道可以独立配置分频比、延时和输出模式。每个通道可以独立配置成 CLK 通道或者 RFSYNC 通道。

CX3E06/CX3E06N 具有多通道和多芯片同步功能,可以根据外部输入的 RFSYNC 信号或内部产生的同步时钟对芯片进行同步,保证每个通道输出相位关系确定的时钟信号和同步时钟信号。

CX3E06/CX3E06N 的同步时钟输出功能兼容 HMC7043,支持同步时钟连续输出模式和脉冲输出模式。同时相比 HMC7043 新增同步时钟透传输出模式和同步时钟随路输出功能,用于提供更灵活便捷的同步功能。CX3E06 为工业级, CX3E06N 为军品级,均为 QFN 48pin 封装、7mm×7mm。

功能框图

CX3E06/ CX3E06N 器件功能框图:



CX3E06/ CX3E06N 功能框图